# Національний технічний університет України

**«Київський політехнічний інститут»**

#### **Факультет інформатики та обчислювальної техніки**

### **Кафедра обчислювальної техніки**

Розрахунково-графічна робота

з дисципліни «Архітектура комп’ютерів»

Виконав:

Кузьменко В. З.

Факультет ІОТ

Група ІО-21

Залікова книжка № 2114

**Київ – 2015 р.**

Структурна схема відображена на на листі креслення ІАЛЦ.463626.003 Е1. В основі даної структурної схеми лежить мікроконтроллер КР1816ВЕ51.

Шина організована за типом ШАД.

КПП і КПДП мають децентралізований тип. Це означає, що всі зовнішні пристрої потрібно підключити напряму до мікроконтроллера.

До мікроконтроллера підключено 127 зовнішніх пристроїв.

Також мікропроцесорна система включає в себе додаткову зовнішню пам’ять програм в кількості 2 сторінок об’ємом по 64кб кожна.

Вісім розрядів з регістра адреси, які в свою чергу беруться з потру P0 складають собою молодші розряди адреси. Старші розряди адреси беруться з порту P2. Підключення зовнішньої пам’яті відбувається у випдку коли сигнал EMA = 0.

Зовнішня пам'ять даних реалізується за допомогою додаткових

мікросхем пам'яті і може мати ємність до 64 Кб з адресами 0 –

FFFFh. Адресний простір резидентної і зовнішньої пам'яті даних не

перетинаються, оскільки доступ до зовнішньої пам'яті здійснюється

за допомогою спеціальних команд MOVX. Вісім розрядів з регістра адреси, які в свою чергу беруться з потру P0 складають собою молодші розряди адреси. Старші розряди адреси беруться з порту P2

Зовнішня пам’ять даних представлена 12 сторінками по 2кб кожна.

Для вибору кожної із сторінок зовнішньої пам’яті данних використовується дешифратор, на який подаються 4 розряди із порту P1. Адреси останньої сторінки пам'яті да’них зарезервовані під ППА, ПЗА та ВУ. Карта розподілу адрес інтерфейсів у пам’яті для даної сторінки наведена нижче.

Окрім цього до МПС було підключено додаткові порти Р4,Р6,Р7 і ППА ВВ55, та ВВ51.

Для доступу до зовнішніх пристроїв, програмного периферійного адептера ВВ55, та програмного зв’язкового адаптера ВВ51 використовується селектрор адеси.

Адреси зареєстрованих компірок починаються з адреси 5020h. Адреси 5020h, 5021h, 5022h, 5023h відведенні для програмного периферійного адаптера ВВ55, наступні дві адреси зарезервовані для програмного зв’язкового адаптера ВВ51 (5024h, 5025h відповідно), наступні 254 адреси зарезервовані під зовнішні пристрої.

|  |  |  |  |
| --- | --- | --- | --- |
| FFFFh | 1111 1111 1111 1111 | - | |
| **…** | | | |
| 5279h | 0101 0010 0111 1001 | РС | ВУ127 |
| 5278h | 0101 0010 0111 1000 | РД |
| **…** | | | |
| 5027h | 0101 0000 0010 0111 | РС | ВУ1 |
| 5026h | 0101 0000 0010 0110 | РД |
| 5025h | 0101 0000 0010 0101 | РУС | ВВ51 |
| 5024h | 0101 0000 0010 0100 | РД |
| 5023h | 0101 0000 0010 0011 | РУС | ВВ55 |
| 5022h | 0101 0000 0010 0010 | РА |
| 5021h | 0101 0000 0010 0001 | РВ |
| 5020h | 0101 0000 0010 0000 | РС |
| **…** | | | |
| 0h | 0000 0000 0000 0000 | - | |